

Apparatus for controlling electrical receivers occupying at least two states

Patent Number: [US4499463](#)

Publication date: 1985-02-12

Inventor(s): JACQUEL DOMINIQUE (FR)

Applicant(s): SOMFY (FR)

Requested Patent: [JP58029028](#)

Application Number: US19820396337 19820708

Priority Number (s): FR19810014623 19810728

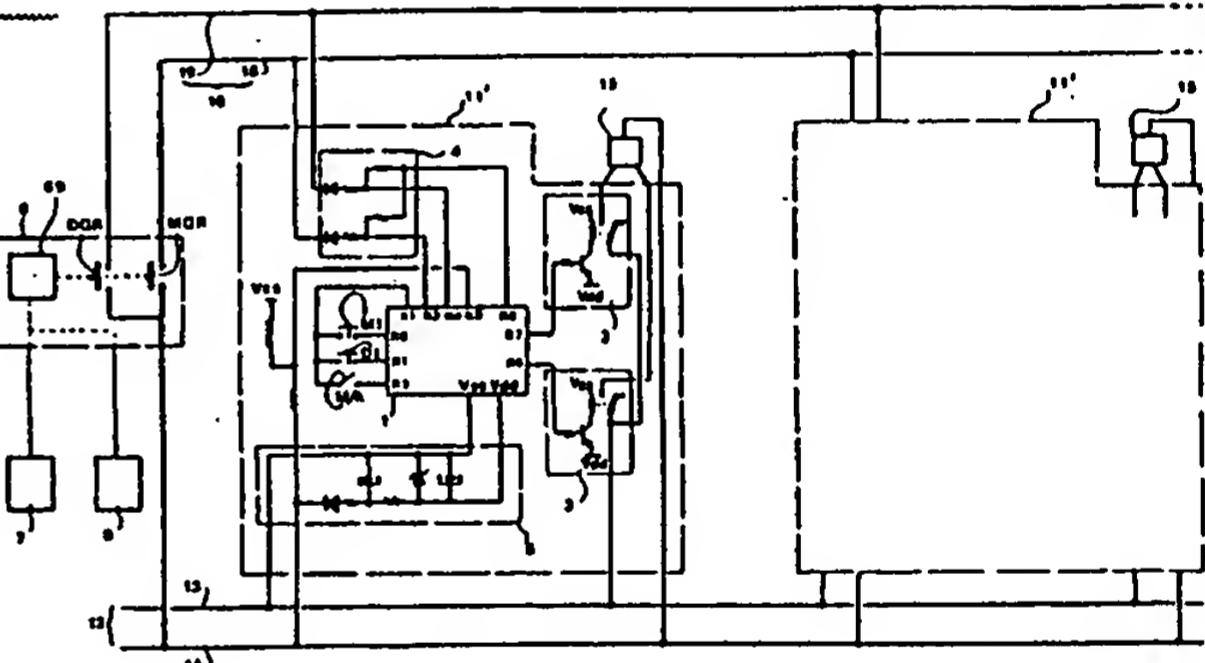
IPC Classification: H04Q9/00

EC Classification: G05B19/042; G08C19/30

Equivalents: BE904775, CH648676, DE3226522, FR2510777, GB2105930,
 IT1152441, JP1812875C, JP5022246B, NL192059B, NL192059C,
 NL8202691

Abstract

The present invention relates to a control installation for several electrical receivers, such as motors for example, able to occupy at least two states. Each installation comprises individual control devices respectively associated with receivers and a general control device able to control all the receivers. The control installation comprises, in each individual control device, a logic processing unit comprising, on the one hand a first group of input terminals to which are connected the switching means of the corresponding individual control device, on the other hand output terminals connected through the intermediary of output interfaces to the corresponding receiver. The switching means of the general control device are connected to a second group of input terminals of the logic processing unit, through the intermediary of an input interface. Each logic processing unit is provided, on the one hand in order to accept in succession commands given non-simultaneously by the corresponding individual control device or by the general control device, on the other hand in order to accept solely the command given by the general control device, as long as this command is given simultaneously with a command from the corresponding individual control device.



Data supplied from the esp@cenet database - I2

(4)

⑨ 日本国特許庁 (JP)
 ⑩ 公開特許公報 (A)

⑪ 特許出願公開
 昭58—29028

⑤ Int. Cl.³
 G 05 F 1/66
 H 02 P 7/00

識別記号

厅内整理番号
 6945—5H
 7189—5H

④公開 昭和58年(1983)2月21日
 発明の数 1
 審査請求 未請求

(全23頁)

⑥受電器制御装置

ウブル・リ・ロイジン(無番地)

⑦特 許 願 昭57—131892

⑧出 許 願 昭57(1982)7月28日
 優先権主張 ⑨1981年7月28日 ⑩フランス
 (F R)⑪81 14623⑫發 明 者 ドミニク・ジヤコール
 フランス国エフ74460メルナア
 ツ・ル・ディ・ロイジン・イメ

⑬代 理 人 弁理士 志賀富士弥

明細書

1.発明の名称

受電器制御装置

2.特許請求の範囲

(1) 少なくとも2個の状態をとり得る複数個の受電器を制御するための装置であつて、電源に接続された個別制御装置を有し、この個別制御装置はそれぞれ受電器又は受電器群に結合され、各個別制御装置は、対応する受電器をその状態のいずれか1個に組み通り定めるためのスイッチ手段を有するとともに、電源に接続された該制御装置により共通制御ラインを介して制御され、この該制御装置は全ての受電器をその状態のいずれか1個に組み通り定めるためのスイッチ手段を有する装置において、各個別制御装置は、常時電源に接続さ

れた論理処理ユニットを有し、この論理処理ユニットは、一方で、少なくとも1個の入力端子が上記個別制御装置のスイッチ手段に接続された第1群の入力端子を有するとともに、他方で、少なくとも1個の出力インターフェースを介して、対応する受電器に接続された出力端子を有し、該制御装置のスイッチ手段は、各個別制御装置に内蔵された入力インターフェースを介して、各論理処理ユニットに與えられた第2群の入力端子に接続され、各論理処理ユニットは、一方で、対応する個別制御装置又は該制御装置により非同時的に與えられた指令を連続して受入れるために設けられるとともに、他方で、該制御装置により與えられた指令が対応する個別制御装置からの指令と同時である限り、その該制御装置からの指令のみを受入れる

ために設けられていることを特徴とする受電器制御装置。

(2) 特許請求の範囲第1項に記載する装置において、各論理処理ユニットは、不揮発性メモリに、走査プログラム、起動プログラム、及び制御装置により与えられた指令を削除し逐次的に動作するプログラムを内蔵するマイクロカリキュレータにより構成され、走査プログラムは、第1群の入力端子において、対応する個別制御装置のスイッチ手段の位置に関する情報を収集し、第2群の入力端子において、該制御装置のスイッチ手段の位置に関する情報を収集するために設けられ、起動プログラムは、上記スイッチ手段のこれらの位置を記憶するために設けられ、受入れ指令制御プログラムは、該制御装置から命令が来る出先又は命令

が来ない事実を確認するために設けられ、回答が肯定である場合には、その制御装置からの命令を、個別制御装置からの指令が、また、存在したか否かを確認することなしに、直ちに実行し、回答が否定である場合には、対応する個別制御装置により与えられた指令を実現するために設けられたことを特徴とする受電器制御装置。

(3) 特許請求の範囲第1項に記載する装置において、各論理処理ユニットは、スイッチ手段位置検出論理回路を有する論理回路により構成され、この論理回路は、スイッチ手段により与えられた多数の指令の中で、幾つかの指令が同時に与えられたときに受入れるべき1個を決定するために設けられた優先論理回路に接続され、この優先論理回路は、受入れられた指令を記憶し、上記論理回路

の出力端子の1個を削除し又は削除しないために設けられた記憶論理回路に接続されていることを特徴とする受電器制御装置。

(4) 幾つかのピックアップにより与えられた幾つかの指令を比較して優先順位を確定するために設けられた優先論理回路を該制御装置が有する、特許請求の範囲第1項ないし第3項のいずれか1項に記載する装置において、上記優先論理回路は、優先順位により又はピックアップに与えられた他の要因により、予定値よりも長いか又は短い期間中それぞれ該制御装置のスイッチ手段を自動的に作動位置に切換えるために設けられたことを特徴とする受電器制御装置。

(5) 特許請求の範囲第1項ないし第4項のうちいずれか1項に記載する装置において、個別制御装

置は、少なくとも1個の付加的スイッチ手段を有し、このスイッチ手段は、該制御装置により与えられた指令の持続期間が予定値よりも短いときは、一定位置にある対応する論理処理ユニットをして上記指令を拒絶せしめるために設けられたことを特徴とする受電器制御装置。

(6) 受電器は、ブラインド、スライドシャッタ又はその似類似物を制御する電動モータにより構成され、このモータは、自動停止装置を有するとともに、この自動停止装置の動作が不十分な場合に、モータを停止させるために設けられた遅延手段を有する、特許請求の範囲第1項ないし第5項のいずれか1項に記載する装置において、各個別制御装置は、対応するモータの回転がこの個別制御装置により又は該制御装置により制御されるかの各

場合において、作動位置に切換えられるために設けられた個別延延手段を有することを特徴とする受電制御装置。

8. 具体的詳細な説明

本発明は、少なくとも2個の状態をとり得る幾つかの受電器を制御するための設備に関する。これらの受電器は、例えば、モータ、抵抗器熱器又は電灯であることができる。これらの設備は、通常に接続された個別制御装置を有しており、これらの個別制御装置は、それぞれ受電器又は受電器のグループに結合されている。これらの個別制御装置は、それ自身、とり得る状態のいずれか1個に、対応する受電器を任意に固定するためのスイッチ手段を有するとともに、共通制御ラインを介して該制御装置により制御される。この制御装置

は、直接に接続され、とり得る状態のいずれか1個に、全ての受電器を任意に固定するためのスイッチ手段を有している。

この前の公知の制御設備、例えば、フランス特許第2,371,790号に記載されたようなものにおいては、該制御装置の構造が比較的に複雑である。なぜならば、この該制御装置は、直進延延装置、リレー、自埋回路、延延装置及び8個のスイッチ手段(1個は「ストップ」機能のため)を内蔵する比較的に複雑な制御ボックスを必要とするからである。これらの8個のスイッチ手段は、また、各個別制御装置に存在している。さらに、この各個別制御装置においては、この装置のスイッチ手段により対応する受電器に与えられた指令は、遮断されない。これは、受電器が、例えば、ブラン

ンド又はスライドシヤッタを遮断するために設けられたばねモータにより構成された場合に、欠点となる。実際は、このモータが個別制御装置により操作される場合において、その自動停止装置(生じたときは不足の電圧が印加される危険が)に欠陥が存在する。さらに、全ての受電器について該制御装置のスイッチ手段を一定位置(例えば、上昇に対する)に切換え、その後、個別制御装置のうちいずれか1つの該装置のスイッチ手段を反対位置(この例では、下降に対する)に切換える場合に、スイッチ手段へのこの種の操作は、該制御装置の制御ボックスへの操作により先に開始された延延期間の進行の間中、何らの効果も生じない。

他方、該制御装置がこの該装置のスイッチ手段を目的的に制御するために設けられた外部ピックアップ

ップを有する場合には、これらの外部ピックアップは、個別制御装置のスイッチ手段に加えられる操作に対し、常に、その動作が優先する。これは、その機能が常に優先させる必要のないものであれば、欠点である。したがつて、例えば、そのピックアップがブラインド用モータに結合した該制御装置に指令を与える太陽電池であるとすれば、該制御装置の制御ボックスにより開始された延延期間が完全に通過しない限り、一の個別制御装置を介して反対の指令を与えることは不可能である。

最後に、該延線は比較的複雑である。なぜなら、各受電器の主電力供給ラインのはかに、該制御装置と個別制御装置との間には、2個の母体を制御するためのラインとその他の2個の母体のための交流立派供給ラインが存在するからである。

本発明による制御設備は特許請求の範囲第1項において詳説にされた、該特許により特許づけられる。

本発明は、公知の先行技術の欠点を有することなく、比較的簡単であり、しかも省ばらない構造を有する制御設備を構成するのを容めとする。この制御設備の動作にはより信頼性があるから、各受電端を常に即時に動作状態とすることを可能とし、しかも、各機能について組みとするものを优先して実行することが実証される。

備制御装置は、スイッチ手段を内蔵する省ばらないケーシング内に完全に内蔵され得る。さらに、各個別制御装置も単純化されている。特に、スイッチ手段の部が省略され、該制御装置に各個別制御装置を接続するリードの部が省略される。

第1図に示すように、本発明にかかる制御設備は、2本のリード18及び14により交換部隊12に接続された個々の制御装置11から成る。これらの制御装置11は、それぞれ、受電端16に接続されている。各制御装置11は、この実施例では、印板回路6を介してリード18及び14に接続されたマイクロカリキュレータ1(例えば、テキサス インストルメント社のTMS1000)により構成された論理的演算ユニット、及びこの実施例では駆動モータにより構成された受電器16に接続された2個の出力インターフェイス2及び3を有している。各出力インターフェイス2又は3は、モータの両回転方向の一方においてこのモータの回転を制御するために設けられている。各制御装置11は、入力インターフェイス4を介

して制御設備の動作の信頼性はより高められる。なぜならば、受電端が自動停止装置により停止するよう駆動された駆動モータにより構成されている場合であつても、上記モータの停止は、自動停止装置がたとえ故障しても、対応する個別制御装置吐又是駆制御装置により確保されるからである。

同様に、たとえ、反対の指令が駆制御装置を介して同一の受電端に先に与えられている場合であつても、各受電端は、対応する個別制御装置を介して即時に作動状態に操作され得る。ただし、該制御装置により与えられる指令が優先位置を有する場合は別であるが。したがつて、制御設備は、各機能について組みのものを优先して実行することを実証し、外部ピックアップは、一定の場合のみ、その動作が優先する。

して共通制御ライン18に接続されている。また、制御設備は駆制御装置17を有する。この駆制御装置17は、一方において交換部隊12に接続され、他方において2本のリード18及び14を有する共通制御ライン18に接続されている。

上記マイクロカリキュレータ1は、2個の電端子V_{dd}及びV_{ss}、入力端子K₁, K₂, K₄及びK₈、及び出力端子R₀, R₁, R₈, R₇及びR₈を有している。

各制御装置11は、この実施例ではそれぞれが作動位置及び非作動位置を有する2個のスイッチM_I(上昇)及びD_I(下降)により構成されたスイッチ手段を有している。この実施例では、スイッチM_I及びD_Iに、瞬時作動位置を有する押ボタンスイッチが採用される。スイッチM_I及び

D'Iの第1端子は、それぞれ、マイクロカリキュレータ1の出力端子R10及びR1に接続されるとともにスイッチD'I及びD'Iの第2端子は、ともに入力端子R1に接続されている。

各回路5は、対応するマイクロカリキュレータ1に直流通電を供給するためのものである。この回路5は、例えば、並流用ダイオード25、安定用抵抗器26、2個のキャパシタ27及び28を有するフィルタ、抵抗器29、及びツェーナーダイオード30により構成されている。この回路の構造自体は公知である。我々の実施例では、リード18がマイクロカリキュレータ1の印加端子V_{dd}に直接接続され、リード14が並流用ダイオード25、及び抵抗器26及び28を介して印加端子V_{dd}に接続されている。

10及びに入力端子R4及び出力端子R8の間に配位されている。各ダイオード37の機能は、スイッチD'I及びD'Iにより断続される抵抗器32の負の半波のみを取出すことである。抵抗器38及び38は、交流電源12の印加を入力端子R2及びR4の入力端子印加仕様に調和する値まで下げるためのものである。

各出力インターフェイス2は、例えば、非作動接点及び作動接点を有するリレー34を有している。作動接点は一の方向におけるモータの回転を制御する。リレー34の共通接点は、リード18に接続されている。リレー34のコイルは、その一端がマイクロカリキュレータ1の印加端子V_{dd}に接続され、他端がトランジスタ35のコレクタに接続されている。トランジスタ35のエミッタ

マイクロカリキュレータ1の入力端子R8は、抵抗器31及び32の組合せによりリード14に接続されている。この抵抗器31及び32の組合せは、上記入力端子R8における印加をこの入力端子R8の印加仕様に適合する値まで下げるよう作用する。この実施例では、上述した通りの接続關係により、モータ15の作動遅延をカウントするためのタイムベースとして交換回路を利用することが可能となる。

各入力インターフェイス4は、例えば、ダイオード37を有している。このダイオード37のカソードはリード18に接続され、ダイオード37のアノードは抵抗器38を介して入力端子R2に接続されるとともに他の抵抗器38を介して出力端子R8に接続されている。同様の様子がリード

は印加端子V_{dd}に接続され、トランジスタ35のベースは抵抗器38を介して出力端子R7に接続されている。

各出力インターフェイス3は、出力インターフェイス2と同様の關係で各端子に接続され、それにより他の方向におけるモータの回転を制御する。出力インターフェイス8のトランジスタ35は、出力端子R8に接続されている。

モータ15の第1端子15aは、出力インターフェイス2のリレー34の作動接点に接続されている。モータ15の第2端子15bは、出力インターフェイス8のリレー34の作動接点に接続されている。モータ15の第2端子15cは、リード14に接続されている。

上記別途装置17は、この実施例では、それセ

これが動作位図及び非動作位図を有する2個のスイッチ回路（上昇）及び（下降）を有している。この実験例では、スイッチ回路及び回路は、同時に動作位図を有する押ボタンスイッチである。これらのスイッチ回路及び回路は、その第1端子のそれぞれが共通制御ライン18のリード18又は19に接続され、第2端子がともにリード14に接続されている。

上記マイクロカリキュレータ1は、不揮発性メモリを有している。この不揮発性メモリは、走査プログラム41、記憶プログラム42、テストプログラム43、受入れ指令制御プログラム44、受入れ指令処理プログラム45、最終受入れ指令処理プログラム47及び遅延プログラム48を内蔵している。

53, 54, 55及び56を有している。受入れ指令制御プログラム44の最初命令は、該制御装置のスイッチの位図（記憶プログラム42に前以て記憶されていた位図）を処理するサブプログラム50の最初命令である。サブプログラム50の最終命令は、上記制御装置から来る「ストップ」機能を処理するサブプログラム53の最初命令のアドレス、又は対応する個別制御装置から来る「ストップ」機能を処理するサブプログラム51の最初命令のアドレスに対する条件付召出し命令である。

上記サブプログラム53の最終命令は、該制御装置により与えられた指令を記憶するサブプログラム55の最初命令のアドレス、又は該制御装置から来る「ストップ」機能を処理するサブプロ

グラム54の最初命令のアドレスに対する条件付召出し命令である。サブプログラム54の最終命令は、走査プログラム41の最初命令に先行する命令系列を有している。この記憶プログラム42の最初命令に先行する命令系列を有する。テストプログラム48の最初命令は、少なくとも一のスイッチが既に操作されたためを確認するテストプログラム48の最初命令に先行する。テストプログラム48の最初命令は、最終指令処理プログラム47の最初命令のアドレス又は受入れ指令制御プログラム44の最初命令のアドレスに対する条件付召出し命令である。最終指令処理プログラム47の最初命令は、該制御プログラム46の最初命令に先行する。

受入れ指令制御プログラム44は、第2回に示された個別のサブプログラム50, 51, 52,

53, 54, 55及び56を有している。受入れ指令制御プログラム44の最初命令は、該制御装置のスイッチの位図（記憶プログラム42に前以て記憶されていた位図）を処理するサブプログラム50の最初命令である。サブプログラム50の最終命令は、走査プログラム41の最初命令に先行する。

サブプログラム51の最終命令は、対応する個別制御装置から来る「ストップ」機能を処理するサブプログラム53の最初命令のアドレス、又は対応する個別制御装置により与えられた指令を処理するサブプログラム52の最初命令のアドレスに対する条件付召出し命令である。

サブプログラム53の最終命令は、「受入れ指令」を処理するプログラム45の最初命令に先行する。

サブプログラム52の最終命令は、「受入れ指令」を処理するプログラム45の最初命令に先行する。

受入れ指令処理プログラム45により処理され

る「受入れ指令」は、各個別のケースに応じて、サブプログラム55に配信された該指令か又はサブプログラム52に配信された個別指令のいずれかである。受入れ指令処理プログラム45の最終指令は、逆延プログラム46の最初命令に先行する。この逆延プログラム46は、対応するマイクロカリキュレータ1に内蔵された逆延カウンタを予設定し、その役割分処理するためのものである。逆延プログラム46の最終命令は、走査プログラム41の最初命令に先行する。

本発明においては、個別「ストップ」指令は、スイッチD1及びDIを同時に押圧することにより与えられ、毎「ストップ」指令はスイッチD0及びDOを同時に押圧することにより与えられる。

非作動時には、マイクロカリキュレータ1は、

走査プログラム41を経じて走査出力端子R0及びR1に逐次パルスを送信する。マイクロカリキュレータ1が作動開始すると、出力端子R8は、常時、状態1となり、出力端子R6及びR7は、状態0となる。出力端子Vaa及びVddには、常時、電力が供給される。走査プログラム41は、パルスを送信すると同時に、一方では、入力端子E1に、2箇のスイッチD1及びDIの位置に関する情報を収集し、他方では、入力端子E2及びE4に、スイッチD0及びDOに因する情報を入力インターフェイス4を介して収集し、最後に、入力端子E8に、交換用端子12の周波数により形成されるタイムベースに関する情報を収集する。

操作者が、例えば、個別倒却装置11のスイッチD1を作動位置に切換える、同時にスイッチDI、

D0及びDOをいずれも作動位置に切換えない場合には、入力端子E1は、出力端子E0に接続され、走査プログラム41は、スイッチD1の開位置を読みるとともにスイッチDI、D0及びDOの閉位置を読み取り、これらの開閉位置を、スイッチの位置を記憶するプログラム42により記憶する。テストプログラム48は、少なくとも1回のスイッチ、この場合はスイッチD1、が既に作動位置に切換えられた瞬間に確認する。受入れ指令倒却プログラム44は、その後、サブプログラム50により、個別倒却装置17から何らの指令も来ないことを確認し、その後、サブプログラム51によりスイッチD1のみが作動位置に切換えられているのであるから、「ストップ」は無いことを確認する。サブプログラム52は、個別倒却装置

11により与えられた上昇指令を配信する。受入れ指令処理プログラム45は、予じめ記憶された上昇指令を読み取り、出力端子R7に電力を供給する。この出力端子R7は、出力端子2を介して、モータ15の回転をブラインド糸が上昇する方向に制御する。その後、逆延プログラム46は、個別逆延装置の逆延カウンタを、逆延時間、例えば、8分間を決定する値に予設定する。上記走査プログラム41は、再び、スイッチD1、DI、D0及びDOの位置を読み取る。

操作者がスイッチD1のみを作動位置に切換えた状態を持続する限り、上記各プログラムの逆延が上述した通りに再び生じる。逆延プログラム46が実現される毎に、この逆延プログラム46は、入力端子E8に出現する各状態変化について逆

延カウンタを区分処理する。それにより、出力端子R7には、上記逆延カウンタが(逆延期間のみ終了に対応する)に達するまで電力が供給され続ける。この時、モータ15には、最早、電力は供給されない。

操作者がスイッチD1を解放すると、プログラム41及び42は上述した通り実現され、その後、テストプログラム48がいずれのスイッチも作動位置に無い状態を確認する。最終受け入れ指令処理プログラム47は、サブプログラム52により予じめ記憶された上昇指令を読み取る。上記逆延カウンタは上述の通り区分処理されるから、モータ15は逆延期間の終了時に停止する。

逆延カウンタが0に達する毎に、サブプログラム52に予じめ記憶された情報は消去される。

確認する。その後、サブプログラム50が、強制停止17から何らの指令も来ないことを確認し、その後、サブプログラム51が、スイッチD1及びD2が同時に作動位置に切換えられているから、「ストップ」指令の存在していることを確認する。

個別「ストップ」指令を処理するサブプログラム58が逆延カウンタを0にリセットし、それにより、モータ15への電力供給が即時に中止される。

上記逆延カウンタが0にリセットされる場合は、予じめサブプログラム52に記憶された情報が消去される。

操作者が、強制停止装置17の一のスイッチ、例えば、全てのブラインド端に対する下降指令に対応するスイッチD0を作動位置に切換えた場合、

上記個別強制停止11の動作は、作動位置に切り替えられるのがスイッチD0であり、かつ、このスイッチD0のみである場合と同様である。その後、電力を供給されるのは出力端子R8であり、これにより、モータ15は、ブラインド端の下降に対応する他の方向に逆回転する。

上記モータ15が予じめ強制され、上昇方向に回転している間に、操作者がスイッチD1及びD2を同時に押圧し、かつ、スイッチD0又はD1のいずれをも押圧しない場合は、この操作は「ストップ」指令に対応するから、即時にモータ15の回転は中断される。実際は、プログラム41及び42が実行された後、テストプログラム49が少なくとも1回のスイッチ、この場合にはスイッチD1及びD2が作動位置に切り替えられた口座を

各マイクロカリキュレーター1のプログラム41、42、48及び50は上述した通りに実現される。サブプログラム50は、強制停止装置17から来る指令が存在することを確認し、その後、サブプログラム58は、何らの「ストップ」指令も存在しないことを確認する。サブプログラム55は、強制停止装置17により与えられた下降指令を記憶する。受け入れ指令処理プログラム56は、このようにして記憶された下降指令を読み取り、各個別強制停止装置11の出力端子R8に電力を供給する。全てのモータ15は、個別強制停止装置11から来る指令の場合において上述した通り、逆延期間の終了まで下降方向に回転する。

操作者がスイッチD0のみを作動位置に切り替えた状態を持続する限り、各マイクロカリキュレー

タ1において上述した通り、各プログラムの逆送が1回以上生じる。逆送プログラム41が実現される毎に、このプログラム41は、対応する逆送カウンタを部分処理し、それにより、対応する出力端子R8にはこの逆送カウンタが0に達するまでは力が供給される。このように、全てのモータは、逆送期間の終了時に停止される。

操作者がスイッチD0を押圧した場合に、マイクロカリキュレータ1においてプログラム41及び42が上述した通りに実現される。テストプログラム43は、いずれのスイッチも作動位置に切換えられない状態を示出し、その後、最終登入れ指令処理プログラム47は、サブプログラム50により予じめ記憶された下降指令を読み取る。逆送カウンタは、上述した通り逆送期間の終

了時まで部分処理される。同時に、対応するサブプログラム50に予じめ記憶された情報は消去される。

スイッチD0を解放した後で全てのモータが依然回転している時に、操作者が同時に個別制御装置11部のいずれか一の装置のスイッチM1及びDIを押圧した場合には、対応するモータのこの「ストップ」指令は、上述した通り対応するマイクロカリキュレータのプログラム41, 42, 43, 50, 51及び58により逆送して実現される。

スイッチD0を解放した後で全てのモータが依然回転している時に、操作者が個別制御装置11部のいずれか一の装置のスイッチD1を押出した場合には、対応するブラインドの上昇指令は、上

述した通り逆送するプログラム41, 42, 43, 50, 51, 52, 45及び48により実現される。したがつて、対応するモータ15は、他の方向に回転する。操作者がスイッチD1を解放した場合は、逆送するプログラム41, 42, 43, 47及び48が逆送期間の終了時までモータ15の回転を保証する。

全ての個別制御装置11の動作は、作動位置に切換えられたものがスイッチD0のみである場合と同様である。電力が供給されるものは、各マイクロカリキュレータ1の出力端子R7であつて、ブラインド類の上昇に対応して全てのモータ15は他の方向に回転する。

全てのモータ15が例えば下降方向に回転している間に、操作者がスイッチD0及びD1を同時に

押圧した場合には、この操作はは「ストップ」指令に対応するから全てのモータ15の回転は即時に中止される。実際は、各マイクロカリキュレータ1において、プログラム41及び42が実現された後、テストプログラム48が少なくとも1回のスイッチ、この場合には2回のスイッチD0及びD1が既に作動位置に切換えられている状態を確認する。サブプログラム50が既制御装置17から1回の指令の来たことを確認し、その後、サブプログラム53は、スイッチD0及びD1が同時に作動位置に切換えられているから、1回の「ストップ」指令が存在することを確認する。もし「ストップ」指令を処理するためのサブプログラム54は、逆送カウンタを0にリセットし、それにより、対応する各モータ15への電力供給は即

時に中止される。同時に、対応するサブプログラム55に予じめ記述された情報は消去される。

上述したプロセスは、幾つかのモータのみが同一方向又はそれと異なる方向に回転していた場合に、操作者が同時にスイッチM0及びD0を押下した時にも依然成立する。

一の操作者が駆制弁装置の少なくとも1個のスイッチを作動位置に切換える、他の操作者が一の個別駆制弁装置11の少なくとも1個のスイッチを作動位置に切換えることも起り得る。この方法では、その個別駆制弁装置11から指令が来ると同時に駆制弁装置17からも指令が来る。実行されるものは、駆制弁装置17により与えられた指令である。

したがつて、第1の場合においては、第1操作者が駆制弁装置17のスイッチD0を押下し、そ

の時、第2操作者が個別駆制弁装置11のスイッチM1を押下する。これら2回の同時指令は、上述の通りに、まず全てのマイクロカリキュレータ1において同一のプログラム41, 42及び48の実現を引起す。その後、サブプログラム50は、駆制弁装置17から指令が来ることを確認する。サブプログラム53, 55, 45及び46は、その後あたかもスイッチD0のみが作動位置に切換えたかのように上述の通りに実現される。したがつて、全てのモータ15は、第1操作者がスイッチD0を作動位置に切換えた状態を持続する限り、下降方向に制御される。第2操作者がスイッチM1を作動位置に切換えた状態を持続している時に、第1操作者がスイッチD0を解放した場合には、上述の通り、このスイッチM1により制

御されるモータ15のみが上昇方向に回転し、対応するマイクロカリキュレータ1は逆戻的にプログラム41, 42, 43, 50, 51, 52, 45及び46を実現する。第2操作者がスイッチM1を開放した場合、上述の通り、対応するモータ15は、遅延期間の終了まで上昇方向に回転し続け、対応するマイクロカリキュレータ1は、逆戻的にプログラム41, 42, 43, 47及び46を実現する。この場合、最終受入れ指令処理プログラム47は、予じめサブプログラム52に記述された受入れ最終指令、すなわち、上升指令を処理する。この処理期間中、その他の全てのモータ15は、遅延期間の終了時まで、下降方向に回転し続け、対応する各マイクロカリキュレータ1は、逆戻的にプログラム41, 42, 43, 47及び

46を実現する。この場合、対応する各マイクロカリキュレータ1の最終受入れ指令処理プログラム47は、予じめサブプログラム55に記述された最終受入れ指令、すなわち、下降指令を処理する。

プログラムの実現は、スイッチM0及びD1が同時に作動位置に切換えた場合と同一である。第2の場合においては、第2操作者が、「ストップ」機能を生じさせるために一の個別駆制弁装置11のスイッチM1及びD1を押下する時に、第1操作者がスイッチD0を押下する。第1の場合において上述した通り、第1操作者がスイッチD0を作動位置に切換えた状態を持続する限り、全てのモータ15は下降方向に制御される。スイッチD1及びM1が依然作動位置に切換えてい

る時にスイッチD0が解放された場合には、スイッチD1により制御されるモータ15のみが同時に停止する。対応するマイクロカリキュレータ1は、上述の通りプログラム41, 42, 43, 50, 51及び56を逐次的に実現する。この間、その他の全てのモータ15は、第1の場合において述べた通り遅延期間の終了時まで下降方向に回転し続ける。

上述の二つの場合において、第1操作者がスイッチD0を解放する前に、第2操作者がスイッチD1、又はスイッチD0及びD1を解放するときは、スイッチD0が既に解放された後であつても、全てのモータ15は、下降指令に対応して同一方向に回転し続ける。全てのマイクロカリキュレータ1は、スイッチD0の開放の後、逐次してプロ

グラム41, 42, 43, 47及び46を実現する。

第3の場合においては、第2操作者が例えば一の個別制御装置11のスイッチD1を押圧する時に、第1操作者が2個のスイッチD0及びD1を押圧する。これら2個のスイッチD0及びD1が作動位置に切换えられる限り、全てのモータ15は停止される。全てのマイクロカリキュレータ1は、プログラム41, 42, 48, 50, 53及び54を逐次して上述の通り実現する。この間、各プログラム系列のサブプログラム50は、該制御装置17から「ストップ」指令が来たことを检测している。したがつて、スイッチD1を押圧することにより生み出された指令は、実現されない。スイッチD0及びD1が開放され、他方、スイッ

チD1が依然作動位置に切换えられている場合には、このスイッチD1により制御されるモータ15のみが上昇方向に回転し、対応するマイクロカリキュレータ1がプログラム41, 42, 48, 50, 51及び52を逐次して実現する。この間、その他の全てのモータ15は依然停止している。

この第8の場合において、第1操作者がスイッチD0及びD1を開放する前に第2操作者がスイッチD1を開放するときは、スイッチD0及びD1の開放後であつても全てのモータ15は依然停止している。

第2実施例において、第3図に概要的に示されるように、各個別制御装置11のスイッチ手段は、例えば、2個の定位位置を有する付加スイッチA(マニュアル/オートマチック)を有している。

このスイッチAの第1端子は、対応するマイクロカリキュレータ1の出力端子R2に接続され、スイッチAの第2端子は、そのマイクロカリキュレータ1の入力端子R1に接続されている。一方、第1実施例(第1図)の該制御装置17の半導体スイッチD0及びD1は、自動的に制御されるスイッチを有する自動站制御装置6、例えば、日射ビックアップ7及び風力ビックアップ8により置換されている。この例では、自動的に制御されるスイッチは、2個のリレー、すなわち、「上昇」リレー及び「下降」リレーのそれぞれの接点R0(R(上升))及びR0(R(下降))により構成されている。また、上記制御装置6は、ビックアップ7及び8により与えられる2以上の指令間の優先順位を決するために設けられた段先處理回路80

を有する。この場合は、後先順位は風力ピックアップ8により与えられる指令に対して与えられて いる。

この風力ピックアップ8の機能は、スイッチリオ R(上昇)を閉じることであるとともに、必要ならば、日射ピックアップ7によるスイッチリオ R(下降)の閉動作を防止することである。これに加えて後先順位回路68の機能は、風力ピックアップ8がこの後先順位回路68に予定された新しい位置よりも大きく、かつ、例えばブラインドが位置を受ける風速を指示する限り、スイッチリオ Rを閉じ続けるとともにスイッチリオ Rを閉じ続けることである。

上記日射ピックアップ7の機能は、日射量が予定位置よりも小さいか又は大きいかにより、スイッ

チリオ R(上昇)を閉じるか又はスイッチリオ Rを閉じることである。これに加えて、後先順位回路68の機能は、全てのモータ15を制御するために、各場合に応じて、短期間、例えば、1/2秒間、何らの後先順位も付けないでスイッチリオ R又はR(下降)のいずれか一方の閉動作を継続することである。

第4図においてフローチャートとして示されるように、マイクロカリキュレータ1の不活性メモリは、第1実施例(第2図)の場合と同一のプログラム41ないし47を含んでいる。ただし、受入れ指令倒却プログラム44は、プログラム44'により置換されている。このプログラム44'は、受入れ指令倒却プログラム44の全てのサブプログラム60ないし68を内蔵するとともに、さら

に、以下のサブプログラムを内蔵している。すなわち、付加スイッチ4/A(マニュアル/オートマテイク)の位置を確認するためのサブプログラム57、「待ち」サブプログラム58、その待ち期間経過後、駆制御装置8により与えられた指令の持続を確認するサブプログラム60、対応する個別制御装置11により与えられサブプログラム52に配信された先行指令の存在を確認するためのサブプログラム60を内蔵している。

プログラム44'も第4図に示されている。サブプログラム50の最終命令は、サブプログラム51(第1実施例の場合と同一)の最初命令のアドレス、又はスイッチ4/Aの位置を確認するためのサブプログラム67の最初命令のアドレスに対する条件付召出し命令である。サブプログラム57

の最終命令は、サブプログラム58(第1実施例において存在する)の最初命令のアドレス、又は「待ち」サブプログラム58の最初命令のアドレスに対する条件付召出し命令である。この「待ち」は、例えば、1秒間持続する。サブプログラム58の最終命令は、駆制御装置8により与えられる指令が持続していることを待ち期間経過後確認するためのサブプログラム59の最初命令に先行する。サブプログラム59(第1実施例において存在する)の最初命令のアドレス、又は対応する個別制御装置11により与えられサブプログラム52に配信された先行指令の存在を確認するためのサブプログラム60の最初命令のアドレスに対する条件付召出し命令である。サブプログラム60の最終

命令は、追加プログラム41の最初命令のアドレス、又は受入れ指令処理プログラム46の最初命令のアドレスに対する条件付き呼び出し命令である。

△△スイッチの開位置は、対応する個別制御装置11'の動作の「自動制御」モードに対応する。この開位置においては、該制御装置により与えられるいずれの指令も対応する個別制御装置11'の動作の「自動制御」モードに対応する。この開位置においては、該制御装置により与えられるいずれの指令も対応する個別制御装置11'により受入れられる。したがつて、この個別制御装置11'の動作は、付加スイッチ△△の存在しない第1実施例(第1図及び第2図)において上述したものと同一である。実際は、サブプログラム57が付加スイッチ△△の開いていること、したがつて、

「自動制御」位置にあることを確認する。したがつて、上述の通り、サブプログラム58、その後サブプログラム56又は55の連結が生じる。

日射レベルが予じめ定められた値よりも高くなつた場合には、日射ピックアップ8は、後先論理回路69を制御し、それによりスイッチDOR(下降)を1/2秒間作動位置に切換える。日射レベルが予じめ定められた値よりも低くなつた場合には、スイッチDOR(上升)が1/2秒間作動位置に切換える。これらの操作は、全て、操作者があたかも第1実施例のスイッチD0及びD1をそれぞれの場合に1/2秒間手動で押正したかのようにして行われる。スイッチDOR又はDORに上り与えられる上記指令は、第1実施例の場合(第1図及び第2図)と同様に、操作者がスイッチD

I及びIIを押圧することにより取消され又は留保され得る。

上記風力ピックアップ8が予定しきい値よりも大きい風速を検出した場合には、このピックアップ8が優先論理回路69を制御し、それによりスイッチDOR(上升)を作動位置に切換える。したがつて、全てのモータ15がブラインドの上昇に対応する回転方向に切換えられる。風力ピックアップ8が予定しきい値よりも大きい風速を検出する限り、スイッチDORは作動位置に切換えられた状態を持続し、かつ、スイッチD1又はDIの少なくとも一方を押圧しても、この押圧動作は対応する個別制御装置11'により考慮されない。なぜなら、風力ピックアップ8により与えられる指令が優先するからであり、このピックアップ8

の機能は設備、例えば、ブラインドの安全を保証することにあるからである。上記の動作は、上述した第1実施例(第1図及び第2図)の場合において、操作者がスイッチD0を押圧したときのものと同一である。

付加スイッチ△△の開位置は、個別制御装置11'の動作の「手動制御」モードに対応する。「手動制御」は本明細書を通じて「非自動制御」を意味する。

各個別制御装置11'の動作は、対応するスイッチD1及びDIにより与えられ得る指令に依りて第1実施例(第1図及び第2図)において上述したものと同一である。プログラム41, 42, 48, 50, 51, 52, 53及び56、又はプログラム41, 42, 48, 50, 51及び56、

又はプログラム 61, 62, 68, 67 及び 68 は、第 1 実施例の場合において述べたように連続して実現される。

また、付加スイッチ M/A の閉位置においては、総制御装置 8 により与えられる指令は、常に、受入れられない。この指令は、スイッチ M/R 又は M/L の少なくとも一万ガサブプログラム 58 により定められた「待ち」期間よりも長い期間作動位置に切換えられた状態を維持する場合には、受入れられる。逆の場合には、この指令は受入れられない。

動作の一例として、日射レベルが予定値よりも高くなる場合は、日射ピックアップ 7 が優先論理回路 60 を制御し、それによりスイッチ M/R(下降) を 1/2 秒間作動位置に切換える。日射ピッ

クアップ 7 により与えられるこの指令は、その持続時間が「待ち」期間(1 秒間)よりも短いので、実現されない。実際は、プログラム 61, 62, 及び 68 が第 1 実施例の場合と同じく実現された後で、受入れ指令制御プログラム 61 がサブプログラム 50 により付加スイッチ M/A が「手動制御」位置にあることを確認する。総制御装置 8 から指令が来る場合には、その後サブプログラム 57 により上記事実を確認する。サブプログラム 58 は、1 秒間の「待ち」を生じさせる。その後サブプログラム 59 は、上記指令が 1/2 秒間しか持続しなかつたので、総制御装置 8 により先に与えられた指令がもはや存在しないことを確認する。サブプログラム 60 は、対応する個別制御装置 1' により先に与えられた指令が何もなかつたことを確

認する。その後、走査プログラム 61 は、再度、実現される。

逆に、日射レベルが予じめ定められた値よりも低い場合は、スイッチ M/R(上升) が 1/2 秒間作動位置に切換えられる。この指令は、その持続時間も「待ち」期間よりも短いので、実現されない。プログラム 61, 62, 68, 60, 67, 58, 69 及び 60 は、連続して実現される。

スイッチ M/R 又は M/L により与えられる指令に先行して又は後続して、スイッチ M/I 又は M/I が押圧される場合、この押圧動作は、対応する個別制御装置 1' により判断される。したがつて、スイッチ M/I(下降) の押圧動作は、第 1 実施例(第 1 図及び第 8 図)の場合において上述したように、プログラム 61, 62 及び 68、その後ア

ログラム 50, 51, 52 及び 60 の連続した実現を生じさせる。このとき、風力ピックアップ 8 が優先論理回路 60 を制御すれば、この優先論理回路 60 は、風力ピックアップ 8 が予定しきい値よりも大きい風速を表示する限り、スイッチ M/R(上升) を作動位置に切換える。スイッチ M/R により与えられる指令は、全ての個別制御装置 1' により実現される。なぜなら、その指令の持続時間は、「待ち」期間(1 秒間)よりも長いからである。

同時に、全てのスイッチ M/I 又は M/I から来る指令は判断されない。実際は、プログラム 61, 62 及び 68 が実行された後、受入れ指令制御プログラム 61 がサブプログラム 50 により総制御装置 8 から指令が来ることを確認し、その後、サ

プログラム 57 によりスイッチリムが「手動制御」位置にあることを確認する。サブプログラム 68 は 1 秒間の「待ち」を生じさせ、その後、サブプログラム 59 は総制御装置 6 により与えられた指令が依然存在していることを確認する。なぜなら、風速が閾値を超えている限り、その指令は持続されるからである。サブプログラム 68 は、純「ストップ」指令が全く無いことを確認する。サブプログラム 56 は、総制御装置 6 により与えられた上昇指令を記憶する。受け入れ指令処理プログラム 65 は、このようにして記憶された上昇指令を読み取り、各個別制御装置 11 の出力端子 R7 に電力を供給する。全てのモータ 15 は、遅延期間の終了時まで上昇方向に回転する。

この遅延期間（この例では 8 分間）の終了後で

あつても、スイッチロー（下降）により与えられる指令は、スイッチロー（上升）が閉じられている限り、有効でない。

風力ピックアップ 8 が予定しきい値よりも小さい風速を表示した時点で、優先論理回路 6 はスイッチローを解放操作する。全てのスイッチローにより与えられる指令は、再度、判断され得る。実際は、プログラムは、総制御装置 6 により与えられる指令が全く無い場合と同様に実行され得る。

本発明の適用範囲から外れることなく、スイッチリムは、総制御装置 17 を有し、単に 2 個のスイッチロー及びローにより構成された第 1 実施例（第 1 図及び第 2 図）に使用され得る。この場合において、これらのスイッチロー及びローが瞬時位置を取る押ボタンスイッチであり、かつ、各個

別制御装置 11 のそれぞれのスイッチリムが「手動制御」（閉）位置にあるときは、各個別制御装置 11 は、総制御装置 17 により与えられる短い指令（この例では 1 秒未満）を受入れない。スイッチロー及びローが保持位置を有するスイッチである場合には、これらの保持位置が与える指令は持続され、したがって、対応する付加スイッチリムの位置にかかわらず、全ての個別制御装置 11 により受入れられる。

第 5 図に概図として示された本発明の第 8 実施例においては、第 1 実施例及び第 2 実施例において論理処理ユニットを構成するマイクロカリキュレータ 1 は、論理回路 70 により置換されている。この論理回路 70 は、スイッチロー及びローがそれぞれ接続された 2 個の入力端子 I1 及び I1 の

第 1 グループを有している。さらに、この論理回路 70 は、上記 2 個の実施例の入力インターフェイスと同様の入力インターフェイス I5 を介して総制御装置 17 のスイッチロー及びローにそれぞれ接続された 2 個の入力端子 I8 及び I8 の第 2 グループを有している。さらに、上記論理回路 70 は、各個別制御装置 11 において、上述した出力インターフェイス I2 及び I8（第 1 図及び第 2 図）を介して受電装置 16 に接続された 2 個の出力端子 R7 及び R8 を有している。さらに、上記論理回路 70 は、入力端子 I5 において電圧降下を引き起すための抵抗器 R1 及び R2 の組合せを介して、リード 1 に接続された入力端子 I5 を有している。この組合關係により、例えば、交流電源を、モータ 15 の運転における運送をカウントするた

めのタイムベースとして利用することが可能となる。また、上記論理回路70は、2個の電源端子V_{cc}及びV_{ee}を有している。スイッチM₁及びD₁の第2端子は、電源端子V_{cc}に接続されている。

真正の論理回路70は、入力端子I₀, I₁, I₈及びI₉と電源端子V_{cc}との間にそれぞれ存在する電圧により与えられる。スイッチM₁, D₁, M₀及びD₀の位置を読み取るための読み取り回路71を有している。入力端子I₀, I₁, I₈及びI₉を有するのはこの読み取り回路71である。この読み取り回路71は、例えば、シニミットトリガ回路80, 81, 82及び88により構成される。最初の2個のシニミットトリガ回路80及び81は、反転出力端子を有している。

これらシニミットトリガ回路80及び81の入力端子は、それぞれ入力端子I₀及びI₁に接続されている。

この読み取り回路71は、優先論理回路72に接続されている。この優先論理回路72は、2個以上の指令が同時に与えられた場合において、スイッチM₁, D₁, M₀及びD₀により与えられる指令の中から受け入れられるべき1個の指令を決定するために設けられている。

上記優先論理回路72は2個の反転ゲート84及び85を有している。これらの反転ゲート84及び85の入力端子は、それぞれシニミットトリガ回路80及び81の出力端子に接続され、反転ゲート84及び85の出力端子は、NORゲート86の2個の入力端子に接続されている。さらに、

優先論理回路72は、それぞれ2個の入力端子を具えた2個のNANDゲート87及び88を有している。各NANDゲート87及び88の一方の入力端子は、NORゲート86の出力端子に接続されている。NANDゲート87の他方の入力端子は、シニミットトリガ回路82の出力端子に接続されている。NANDゲート88の他方の入力端子は、シニミットトリガ回路88の出力端子に接続されている。NANDゲート87及び88の出力端子は、それぞれ2個の入力端子を具えたNANDゲート89及び90の一方の入力端子にそれぞれ接続されている。これらのNANDゲート89及び90の他方の入力端子は、それぞれシニミットトリガ回路80及び81の出力端子に接続されている。

上記優先論理回路72は、受け入れ指令を記憶し、それにより論理回路70の出力端子R8又はR9の一方を制御し又は制御しないために具えられた記憶論理回路78に接続されている。

この記憶論理回路78は、フリップ・フロップR8として動作する2個のNORゲート91及び92を有している。これらNORゲート91及び92のそれぞれの一方の入力端子は、他方のNORゲート91又は92の出力端子に接続されている。NORゲート91の他方の入力端子は、NANDゲート89の出力端子に接続されている。NORゲート92の他方の入力端子は、NANDゲート90の出力端子に接続されている。

論理回路72及び78は、遅延論理回路76に接続されている。

この逆延論理回路 7 6 は、半安定論理回路 9 5 を有し、この回路 9 5 の入力端子 T には、NOR ゲート 8 6 の出力端子 8 6 に接続されている。上記半安定論理回路 9 5 は、その入力端子 T における状態により能動状態となることができるとともに出力端子 R において半安定状態の全期間中状態となるようになり得る。この半安定論理回路 9 5 は、例えば、シグネティック社の、称呼 R 2 8 8 6 を有する負荷回路、又はテキサス・インストルメント社の、称呼 R 2 7 6 1 2 1 を有する負荷回路又はその類似物により動作することができる。さらに、逆延回路 7 6 は、2 個の入力端子を有する NAND ゲート 9 6 及び 9 7 を有している。各 NAND ゲート 9 6 又は 9 7 の一方の入力端子は、半安定論理回路 9 5 の出力端子 R に接

続されている。各 NAMIC ゲート 9 6 又は 9 7 の他方の入力端子は、それぞれ NAMIC ゲート 9 0 及び 9 9 の出力端子並びに NAMIC ゲート 9 8 の 2 個の入力端子に接続されている。NAND ゲート 9 8 の出力端子は、逆延論理回路 1 0 0 を R にリセットするための入力端子 R に接続されている。NAND ゲート 9 6 及び 9 7 の出力端子は、NAND ゲート 9 9 の 2 個の入力端子にそれぞれ接続されている。NAND ゲート 9 9 の出力端子は、逆延論理回路 1 0 0 の能動 (tripping) 入力端子 R に接続されている。逆延論理回路 1 0 0 は、さらに、入力端子 I 5 に接続されたクロック入力端子 H 、及び 2 個の NOR ゲート 9 8 及び 9 7 の 2 個の入力端子の一方に接続された出力端子 R を有している。NOR ゲート 9 8 及び 9 7 の他方の入

力端子は、それぞれ NOR ゲート 9 1 及び 9 2 の出力端子に接続されている。NOR ゲート 9 8 及び 9 7 の出力端子は、それれ出力端子 R 7 及び R 6 に接続されている。逆延論理回路 1 0 0 は、その入力端子 R における状態 1 により能動状態となり得るよう、R へリセットするための入力端子 R ににおける状態 0 により R へリセットされ得るよう、及びクロック入力端子 H から来るパルスの予じめ定められた数をカウントするよう構成されている。上記逆延論理回路 1 0 0 の出力端子 R は、この回路 1 0 0 が能動状態となつた時に状態 1 へ移行し、逆延期間が終了した時に状態 1 へ移行するよう構造されている。上記逆延論理回路 1 0 0 は、例えば、モートローラ社の、称呼 R 0 1 6 5 6 1 を有する負荷回路により動作するこ

とができる。

各入力インターフェイス 4 は、この入力インターフェイス 4 がスイッチ H 0 及び H 0 の接点の樹械的リバウンドによる効果を除去するために設立つ。各抵抗 H 3 と並列に接続されたキャパシタ 1 0 5 を有していることによつて、インターフェイス 4 (第 1 図及び第 8 図) と異なる。

各スイッチ H 1 は抵抗 H 1 0 2 を介して入力端子 I 0 に接続され、この入力端子 I 0 はキャパシタ 1 0 3 を介して逆導端子 V d d に接続されている。上記スイッチ H 1 は、また、抵抗 H 1 0 1 を介して逆導端子 V d d に接続されている。抵抗 H 1 0 1 及び 1 0 2 並びにキャパシタ 1 0 8 は、スイッチ H 1 の接点のためのリバウンド除去フィルタを形成する。

その他の全ての制御部品は、第1実施例(第1図)の制御部品と同一である。

操作者がスイッチR1のみを作動位置に切換えた時、入力端子I1の位置は送信端子V10の位置に移行し、シミュレートリガ回路82の出力は状態1へ移行する。入力端子I3及びI4の位置は0であるから(駆制脚録17から何らの指令もない)、NORゲート86の出力は状態1であり、したがつて、NANDゲート87の出力は状態0へ移行する。NANDゲート80の出力は、状態0へ移行し、それにより、NORゲート81の出力は状態0に変化する。NORゲート88の出力は状態1であるから、準安定論理回路96は能動状態とならず、したがつて、この回路95の出力端子R8は、依然、状態1を出力している。N

NANDゲート89の出力が状態1である時、NANDゲート97の出力は状態0に移行し、NANDゲート98の出力は状態1に移行する。この結果、遅延論理回路100の能動入力端子Dを介して遅延期間(この例では8分間)が開始される。同時に、シミュレートリガ回路80, 81及び83の出力は状態0であるから、NANDゲート90の出力は状態0である。それにより、NANDゲート88は状態1に移行し、遅延論理回路100のリセット端子Rは状態0の入力に移行する。それにより、遅延期間は既に開始されていたので、遅延論理回路100の出力端子Rは状態0の出力に移行し、NORゲート88の出力は状態1に移行する。したがつて、モータ15は、出力端子R7を介して電力を供給され、上昇方向に回転する。

上記スイッチR1が解放操作された時は、NANDゲート89の出力は状態0に復帰する。しかし、NORゲート81の出力は、依然、状態0であるから、遅延期間が終了していない限り、出力端子R7には、依然、電力が供給され続ける。

上記遅延期間の終了時に、遅延論理回路100の出力端子Rは状態0から状態1の出力に移行し、それにより、NORゲート83の出力は状態0に移行する。したがつて、出力端子R7にはもはや電力が供給されない。

遅延期間の終了前に、操作者が「停止」指令を与えるためにスイッチR1及びDIを同時に作動位置に切換えた場合には、NANDゲート89及び90の出力は、ともに、状態1へ移行し、それにより、NANDゲート98の出力は、状態0に

移行する。この移行は、遅延論理回路100のリセット端子Rが状態0の出力になるから、遅延期間を0にリセットする効果を有する。遅延期間が0にリセットされている時は、遅延論理回路100の出力端子Rは状態1の出力に移行し、それにより、NORゲート83及び84の出力は、再び状態0となる。出力端子R8及びR7には、もはや、電力が供給されないから、モータ15は停止する。

一方で、他の一の操作者が駆制脚録17のスイッチR0(下降)を押込んだ場合には、シミュレートリガ回路81及び82の出力は、それぞれ状態0及び状態1に移行する。準安定論理回路96の入力端子Aは状態0に移行するから、この

回路 95 の出力端子 S は、半安定論理回路 95 の安定期間（例えば、10 回路）中に、状態 0 に移行する。この結果、遅延論理回路 100 の能動入力端子 R は状態 0 の出力に移行する。これにより、遅延論理回路 100 は、再び、能動状態となることができる。実際は、半安定論理回路 95 の出力端子 S が状態 1 の出力に変換した時に、NAND ゲート 90 の出力が状態 1 であるから、NAND ゲート 98 の出力は状態 1 に移行する。NAND ゲート 98 の出力も状態 1 であり、かつ、NAND ゲート 99 の出力は状態 0 であるから、NAND ゲート 99 の出力の変化は、遅延サイクルを再開始する効果を有する。

NAND ゲート 90 の出力が状態 1 の時、NOR ゲート 92 の出力は状態 0 であり、また、遅延

論理回路 100 の出力端子 S が状態 0 の出力であるから、NOR ゲート 94 の出力は状態 1 に移行する。出力端子 R には、電力が供給され、それによりモーター 15 は下降方向に回転する。

操作者が持続してスイッチ D0 を押圧する限り、モーター 15 には、3 分間の遅延期間の終了まで、すなわち、遅延論理回路 100 の出力端子 S が状態 1 に復帰するまで、出力端子 R により、依然、電力が供給される。装置 11 の全体は、2人の操作者が同時にスイッチ M1 及び D0 を押圧する限り、上述の状態を、依然、持続する。

操作者がスイッチ D0 を解放し、スイッチ M1 を、依然、作動位置に切り戻したままにした時には、シニミットトリガ回路 82 は状態 1 であり、かつ、NOR ゲート 98 の出力が状態 1 であるから、N

AND ゲート 87 の出力は状態 0 に移行し、それにより NAND ゲート 89 は状態 1 に移行する。NAND ゲート 87 及び 89 並びに NOR ゲート 91 の出力は、それぞれ状態 1 及び状態 0 に移行する。したがって、遅延論理回路 100 は、その能動入力端子 R に現われる状態 1 により能動状態となる。これにより、回路 100 の入力端子 S は状態 0 に移行し、NOR ゲート 93 の出力は状態 1 に移行する。したがって、出力端子 R 7 には遅延期間の終了時点で電力が供給される。モーター 15 は、電力が供給され、上升方向に回転する。

本発明は、特にスライドシャッタ、ブライント又はその他の類似物を駆動する出力モーターを制御するために利用することができます。

4. 図面の簡単な説明

添付図面は、本発明による実施例を代表例として示すものである。

第 1 図は、本発明の第 1 実施例の回路構成である。

第 2 図は、論理的前進ユニットを構成する、マイクロカリキュレータの不揮発性メモリ中に含まれた第 1 実施例中のプログラム図である。

第 3 図は、本発明の第 2 実施例の回路構成である。

第 4 図は、論理的前進ユニットを構成する、マイクロカリキュレータの不揮発性メモリ中に含まれた第 2 実施例中のプログラム図である。

第 5 図は、本発明の第 3 実施例の回路構成である。

第 6 図は、論理的前進ユニットを構成する、第

8 條施例中の論理回路である。

1 … マイクロカリキュレータ、 2 及び 8 … 出力
インターフェイス、 4 及び 4' … 入力インターフェ
イス、 7 … 日射ピックアップ、 8 … 風力ピックア
ップ、 11, 11' 及び 11'' … 個別制御盤、 12
… 交換回路、 15 … 受電盤、 18 … 共通制御ライ
ン、 17 … 端削り装置、 41 … 走行プログラム、
42 … 配送プログラム、 44, 44' … 受入れ指令
制御プログラム、 40 … 遅延プログラム、 68 …
後先處理回路、 70 … 处理回路、 71 … スイッチ
位置監取處理回路、 72 … 後先處理回路、 78 …
配電處理回路、 74 … 遅延處理回路、 M1 … スイ
ッチ（上昇）、 D1 … スイッチ（下降）、 M0 …
スイッチ（上昇）、 D0 … スイッチ（下降）、 M/A
… 付加的スイッチ、 R0, R1, R2 及び K1 ...

第1群の入力端子、K2, K4及びR8…第2群の入力端子、R8及びR7…出力端子、I0及びI1…第1群の入力端子、I8及びI4…第2群の入力端子。

代理人 弗里士 志 貨 司 士 兮

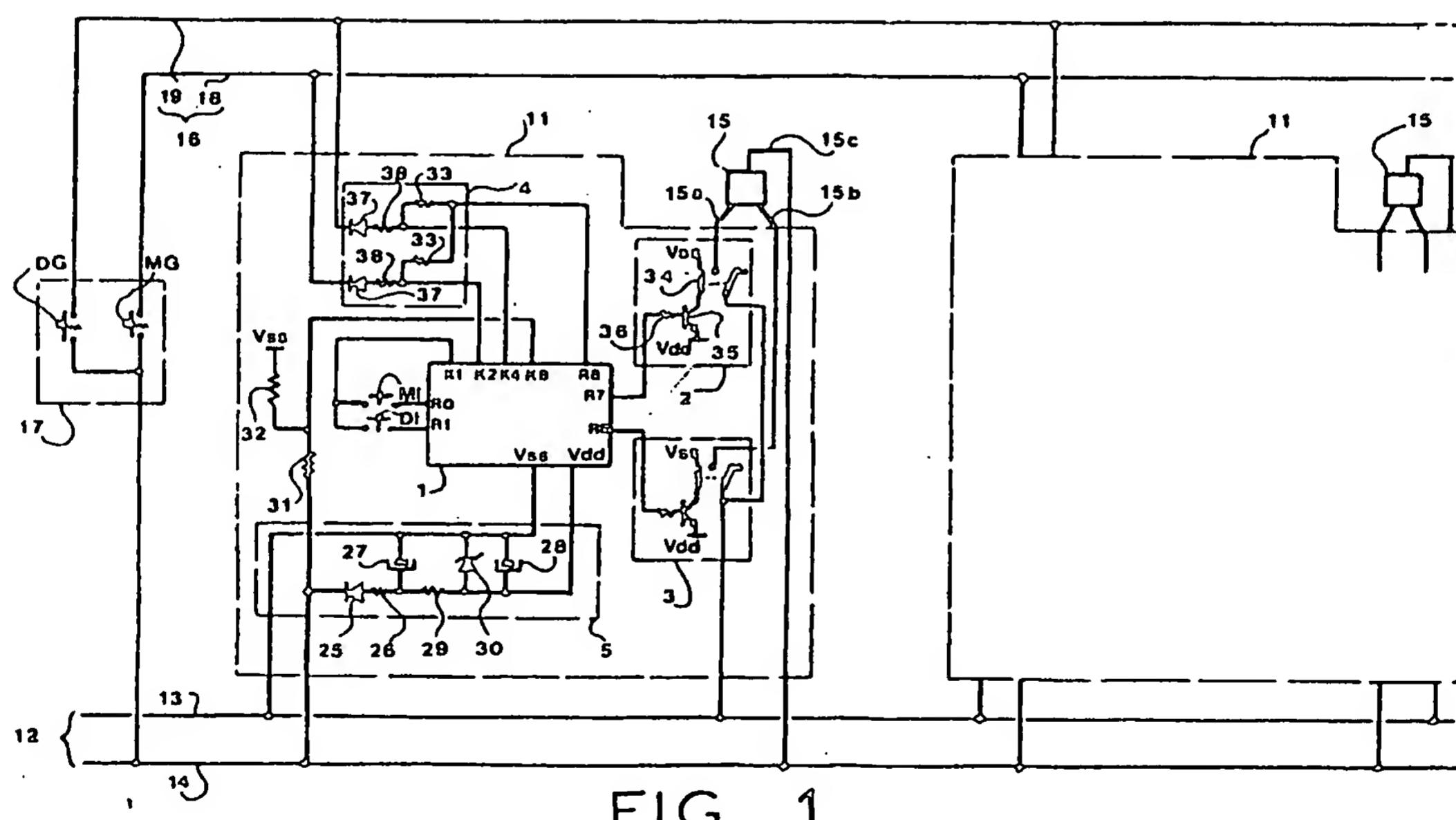


FIG 1

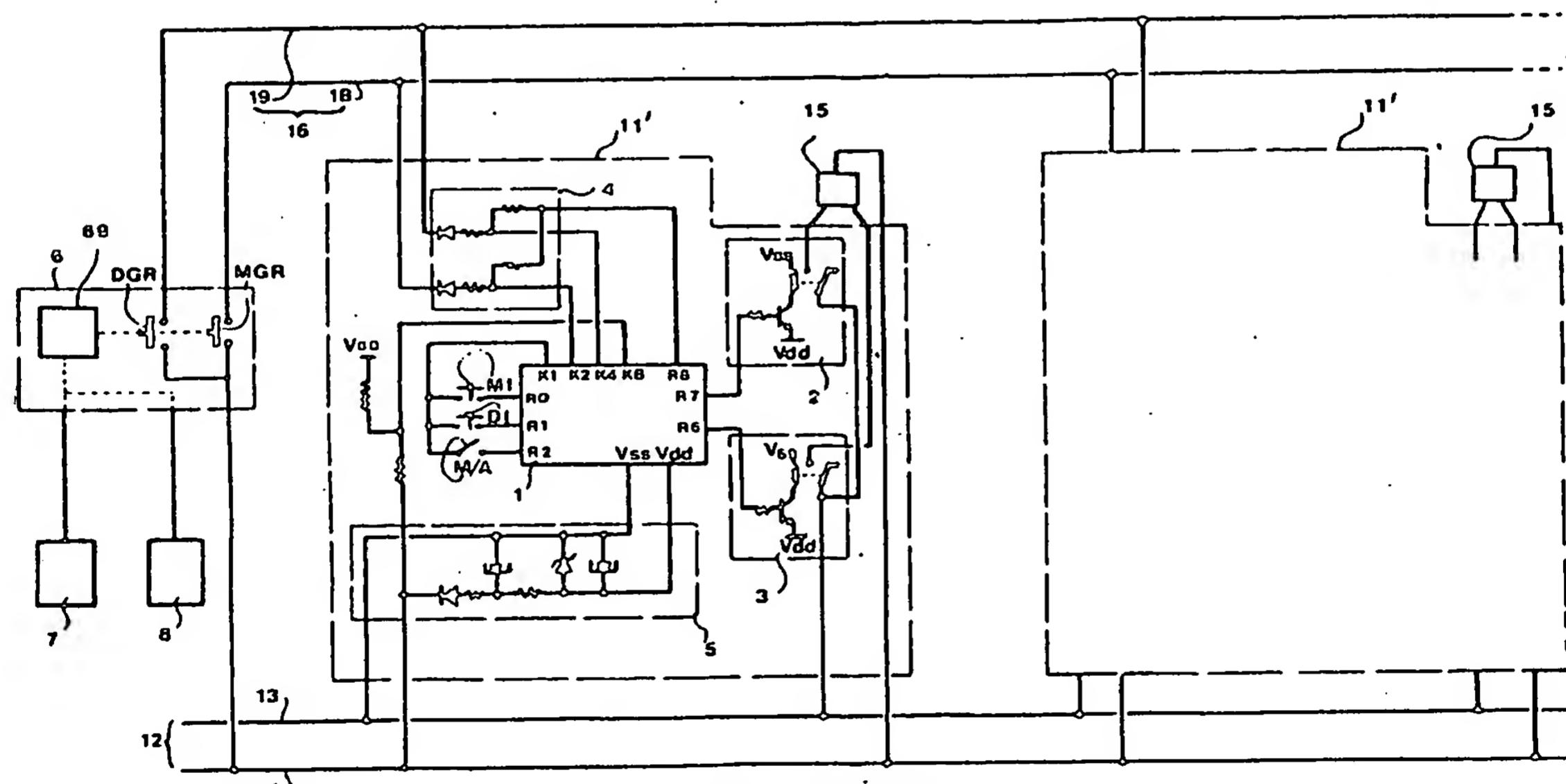
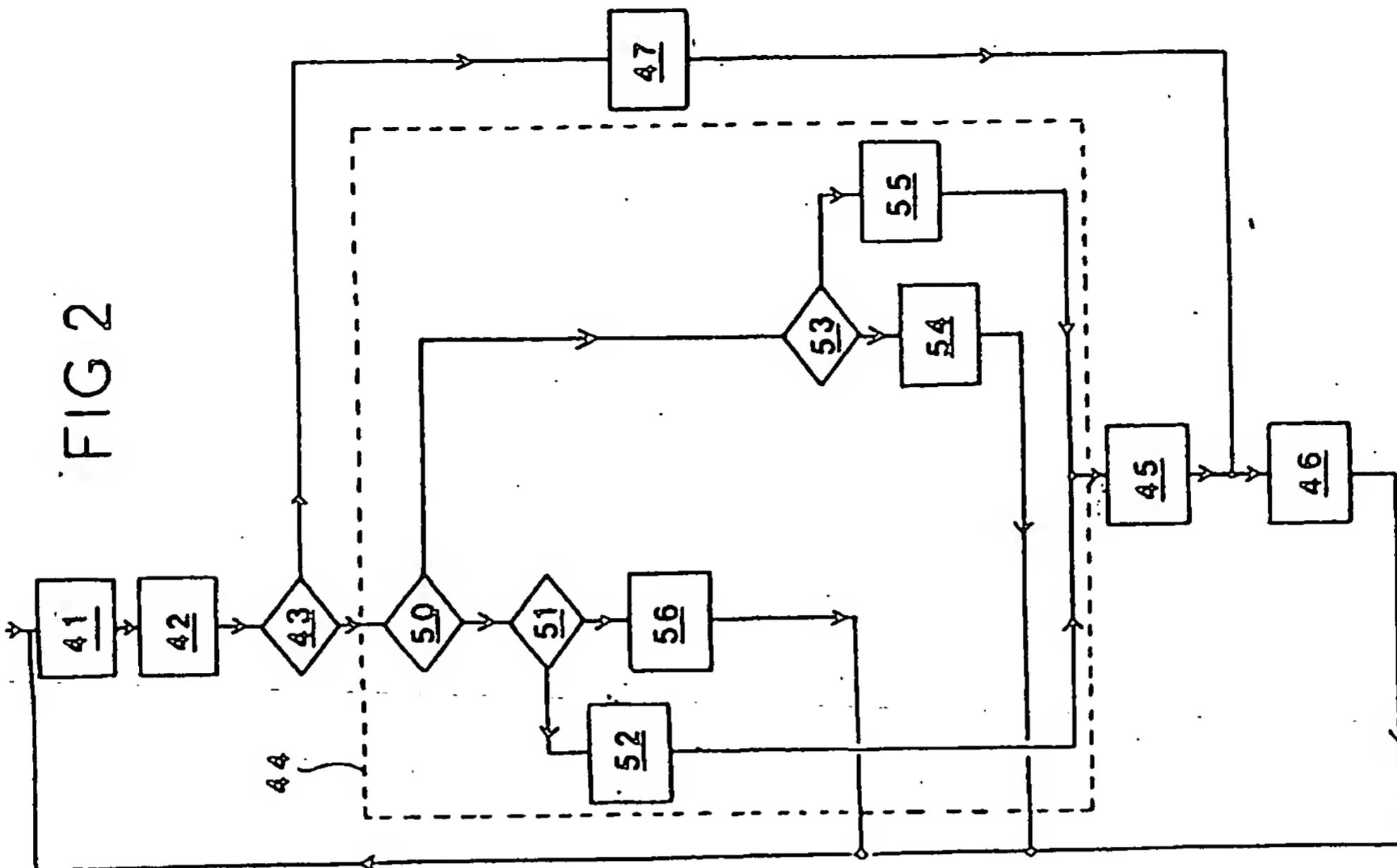


FIG 3

FIG 4

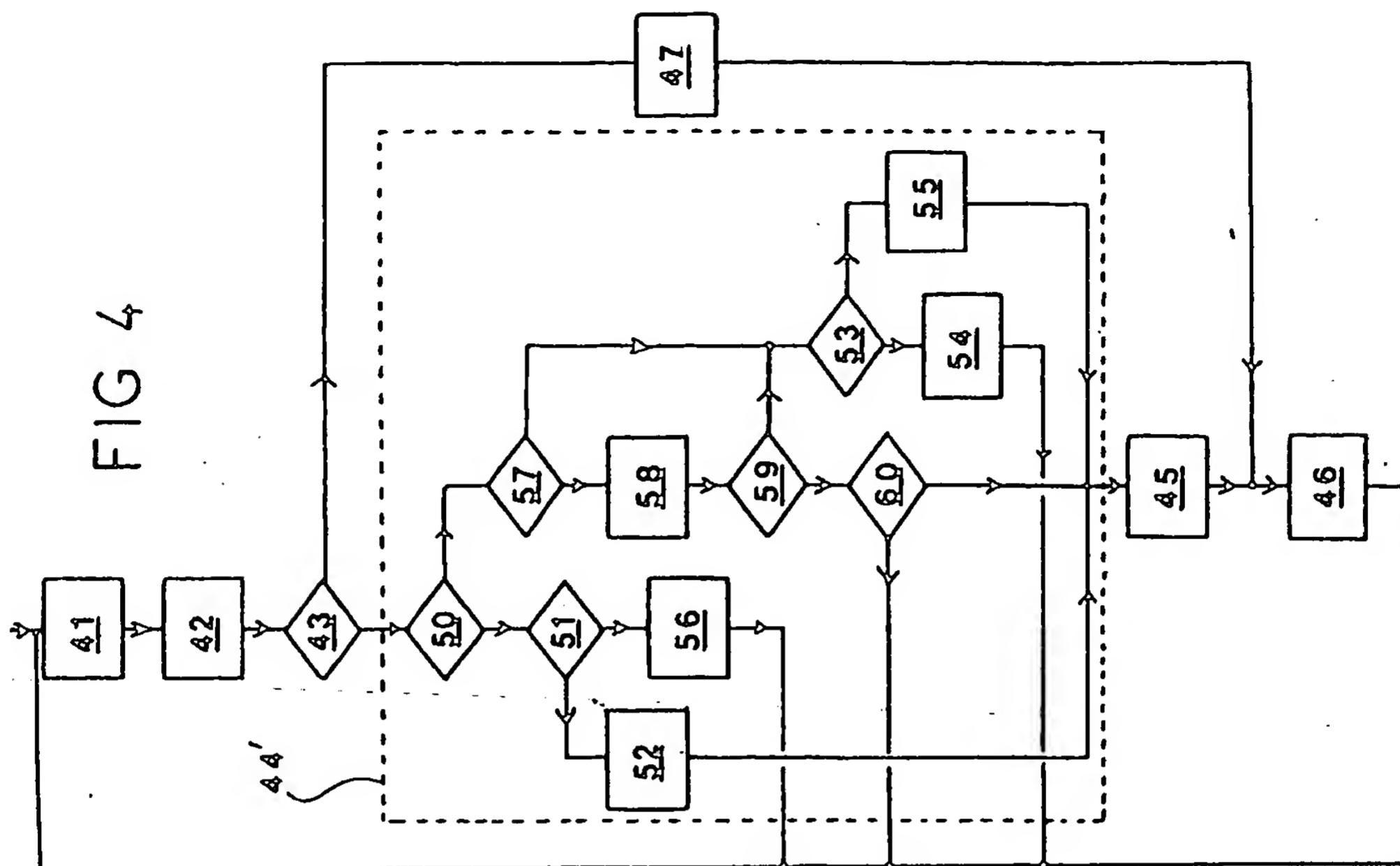


FIG 6

